

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-167902  
 (43)Date of publication of application : 24.06.1997

(51)Int.CI. H01P 1/205  
 H01P 1/212

(21)Application number : 07-328695

(71)Applicant : UBE IND LTD

(22)Date of filing : 18.12.1995

(72)Inventor : FUJIYAMA YOSHITADA

OGURA TAKESHI

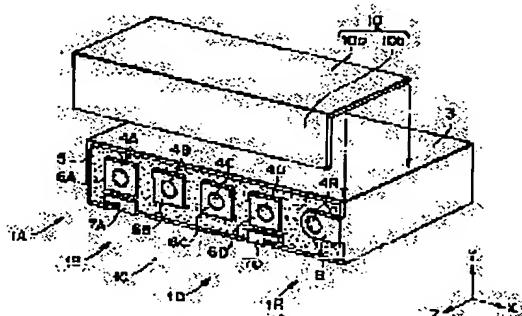
HARADA NOBUHIRO

## (54) DIELECTRIC FILTER

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve a spurious characteristics by reducing the peak of the harmonic in the frequency band which is twice a pass band, while excellently maintaining the attenuation near the pass band, in the dielectric filter using a 1/4 wavelength coaxial dielectric resonator.

**SOLUTION:** In a dielectric lock 5, the first internal conductors 4A to 4D of a first through hole internal surface and an external conductor 3 are formed. The short-circuit conductor of these first internal conductors 4A to 4D and the external conductor 3 is formed at short-circuit end face and the array of 1/4 wavelength coaxial dielectric resonators 1A to 1D is formed. Input/output terminals 7A and 7D to be coupled with the resonators at the both ends of the array are formed. A second internal conductor 4R is formed on the internal surface of the second through hole formed in parallel to the first through hole, adjacently to a resonator 1D. This second internal conductor 4R and the external conductor 3 are short-circuited on the side of the short-circuit end face, the conductors are connected by a pattern-shaped connection conductor 8 on the side of an open end face and an 1/2 wavelength coaxial dielectric resonator 1R is formed. A conductive shield case 10 is arranged so that it may be opposed to the open end face.



### LEGAL STATUS

[Date of request for examination] 30.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



## 【特許請求の範囲】

【請求項1】 誘電体ブロックに複数個の第1貫通孔を並列形成し、該第1貫通孔の内面に第1内導体を形成し、上記誘電体ブロックの上記第1貫通孔と並行な表面に外導体を形成し、上記誘電体ブロックの上記第1貫通孔が開口せる2つの端面のうちの一方たる第1端面上に上記第1内導体と上記外導体とを短絡する短絡導体を形成して $1/4$ 波長同軸型誘電体共振器の配列を形成し、該配列の両端の $1/4$ 波長同軸型誘電体共振器と結合される入出力端子を形成してなる誘電体フィルタにおいて、上記両端の $1/4$ 波長同軸型誘電体共振器の少なくとも一方に隣接して、上記誘電体ブロックに上記第1貫通孔と並列に第2貫通孔を形成し、該第2貫通孔の内面に第2内導体を形成し、上記誘電体ブロックの第1端面側および上記第1貫通孔が開口せる2つの端面のうちの他方たる第2端面の側の双方において上記第2内導体と上記外導体とを接続又は非接続とした $1/2$ 波長同軸型誘電体共振器を形成してなる、ことを特徴とする、誘電体フィルタ。

【請求項2】 上記誘電体ブロックの上記第2端面において上記第2内導体と上記外導体とを接続させるためのパターン状接続導体が形成されていることを特徴とする、請求項1に記載の誘電体フィルタ。

【請求項3】 上記第2端面に対向する様に導電性シールドケースが配置されていることを特徴とする、請求項1または2に記載の誘電体フィルタ。

【請求項4】 上記第2端面において上記両端の $1/4$ 波長同軸型誘電体共振器の少なくとも一方と共に隣接して配置された $1/2$ 波長同軸型誘電体共振器との間にまで対応する上記入出力端子が伸びていることを特徴とする、請求項1～3のいずれかに記載の誘電体フィルタ。

【請求項5】 上記 $1/2$ 波長同軸型誘電体共振器は上記 $1/4$ 波長同軸型誘電体共振器の基本共振周波数の略2倍の周波数に減衰極を形成することでその近傍の特定周波数帯域を阻止するものであることを特徴とする、請求項1～4のいずれかに記載の誘電体フィルタ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、誘電体フィルタ技術に属するものであり、特に $1/4$ 波長同軸型誘電体共振器を複数個組み合わせてなる誘電体フィルタのスプリアス特性の改善を企図した誘電体フィルタに関する。本発明の誘電体フィルタはVHF帯及びUHF帯の無線装置における帯域通過フィルタとして有効に利用できる。

## 【0002】

【従来の技術及び発明が解決しようとする課題】マイクロ波用誘電体フィルタは、例えば、1つの誘電体ブロックに複数個の貫通孔を並列形成し、該貫通孔の内面に内導体を形成し、誘電体ブロックの貫通孔と並行な表面に

外導体を形成し、誘電体ブロックの貫通孔が開口せる2つの表面のうちの一方の端面(短絡端面)に内導体と外導体とを短絡する短絡導体を形成して上記貫通孔の数の段数の $1/4$ 波長同軸型誘電体共振器の配列を形成し、該配列の両端の誘電体共振器と結合される入出力端子を形成することにより作製される。

【0003】この様な誘電体フィルタにおいては、誘電体ブロックの短絡端面と逆側の短絡されていない端面(開放端面)からの電磁波の放射による減衰量の低下を

10 防止するために、誘電体ブロック開放端面と対向して導電性シールドケースが配置される。即ち、図9に示されている様に、導電性シールドケースを付加しない場合(Y)には通過周波数帯域W<sub>1</sub>の近くにおける減衰が良好でなく、導電性シールドケースを付加した場合(X)には通過周波数帯域W<sub>1</sub>の近くにおける減衰が良好である。

【0004】しかしながら、この誘電体フィルタにおいては、図9に示されている様に、導電性シールドケースを付加したことにより、通過周波数帯域W<sub>1</sub>の略2倍の周波数帯域W<sub>2</sub>において共振のピークが強く現れる。これは、シールドケース付加により、 $1/2$ 波長共振が存在しやすくなるからである。

【0005】スプリアス特性の点から、高次モードのピークは低く抑えることが必要であり、特に、通過周波数帯域W<sub>1</sub>(誘電体共振器の基本モード周波数に相当)の2倍の周波数帯域W<sub>2</sub>(誘電体共振器の基本モードの2倍の周波数に相当)でのピークは、基本モードに最も近いので、実際の使用に際し様々な問題を生じさせる。

【0006】そこで、従来は、(1)共振器のサイズすなわち軸長と共振器の径の比率を変化させたり、(2)高次モードのQを低下させたりして、基本モード周波数の2倍の周波数でのピークを低下させスプリアス特性を改善していた。

【0007】しかし、上記(1)では、ピークをシフトさせることはできるが、そのシフト量は十分大きくななく、更にピークを十分低下させることはできない。また、上記(2)では、高次モードのみのQの低下は不可能であり、同時に基本モードのQも低下してしまう。

【0008】そこで、本発明は、 $1/4$ 波長同軸型誘電体共振器を用いた誘電体フィルタにおいて、通過周波数帯域の近くでの減衰を良好に維持しつつ、通過周波数帯域の2倍の周波数帯域での高調波のピークを小さくしてスプリアス特性を改善することにある。

## 【0009】

【課題を解決するための手段】本発明によれば、上記目的を達成するものとして、誘電体ブロックに複数個の第1貫通孔を並列形成し、該第1貫通孔の内面に第1内導体を形成し、上記誘電体ブロックの上記第1貫通孔と並行な表面に外導体を形成し、上記誘電体ブロックの上記第1貫通孔が開口せる2つの端面のうちの一方たる第1

端面に上記第1内導体と上記外導体とを短絡する短絡導体を形成して上記第1貫通孔の数の $1/4$ 波長同軸型誘電体共振器の配列を形成し、該配列の両端の $1/4$ 波長同軸型誘電体共振器と結合される入出力端子を形成してなる誘電体フィルタにおいて、上記両端の $1/4$ 波長同軸型誘電体共振器の少なくとも一方に隣接して、上記誘電体ブロックに上記第1貫通孔と並列に第2貫通孔を形成し、該第2貫通孔の内面に第2内導体を形成し、上記誘電体ブロックの第1端面側および上記第1貫通孔が開口せる2つの端面のうちの他方たる第2端面の側の双方において上記第2内導体と上記外導体とを接続又は非接続となした $1/2$ 波長同軸型誘電体共振器を形成してなる、ことを特徴とする、誘電体フィルタ、が提供される。

【0010】本発明の一態様においては、上記誘電体ブロックの上記第2端面において上記第2内導体と上記外導体とを接続させるためのパターン状接続導体が形成されている。

【0011】本発明の一態様においては、上記第2端面に対向する様に導電性シールドケースが配置されている。

【0012】本発明の一態様においては、上記第2端面において上記両端の $1/4$ 波長同軸型誘電体共振器の少なくとも一方とこれに隣接して配置された $1/2$ 波長同軸型誘電体共振器との間にまで対応する上記入出力端子が延びている。

【0013】本発明においては、上記 $1/2$ 波長同軸型誘電体共振器は上記 $1/4$ 波長同軸型誘電体共振器の基本共振周波数の略2倍の周波数に減衰極を形成することでその近傍の特定周波数帯域を阻止する。

【0014】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態を説明する。

【0015】図1は、本発明による誘電体フィルタの一実施形態を示す分解斜視図であり、図2および図3はそれぞれその組立状態での断面図および正面図である。

【0016】これらの図において、5はチタン酸バリウムなどの高誘電率の誘電体ブロックである。該誘電体ブロックは、X-Y-Z方向の角柱状外形をなしており、柱方向(図ではZ方向)の5つの円柱状貫通孔2A, 2B, 2C, 2D, 2Rを有する。これらの貫通孔は、互いに平行であり、X方向に1列に配列されている。誘電体ブロック5のX-Z面内およびY-Z面内の側面には外導体3が形成されており、上記貫通孔2A, 2B, 2C, 2Dの内面には円筒状の内導体4A, 4B, 4C, 4Dが形成されており、上記誘電体ブロック5のX-Y面内の2つの端面のうちの一方には短絡導体3'が付されており該短絡導体3'により内導体4A~4Dと外導体3とが短絡されている【この端面を短絡端面といふ】。誘電体ブロック5のX-Y面内の2つの端面のう

ちの他方の端面すなわち内導体4A~4Dが外導体3と短絡されていない端面【この端面を開放端面といふ】には、内導体4A~4Dとそれぞれ接続されたパターン状結合導体6A, 6B, 6C, 6Dが付されている。これらパターン状結合導体6A~6Dは、外導体3とは離隔している。上記内導体、外導体、短絡導体および結合導体は、いずれも銀などからなる膜である。

【0017】1A, 1B, 1C, 1Dは $1/4$ 波長同軸型誘電体共振器である。各 $1/4$ 波長同軸型誘電体共振器は内導体4A, 4B, 4C, 4Dと外導体3との間に誘電体を介在させてなるものであり、該誘電体として共通のプロック5が使用されており、外導体3が各共振器に共通に使用されている。上記パターン状結合導体6A~6Dは $1/4$ 波長同軸型誘電体共振器間の容量結合のためのものであり、パターンに応じて結合度を調節することができる。

【0018】誘電体ブロック5の開放端面には、結合導体6Aに隣接して入力端子7Aが付されており、結合導体6Dに隣接して出力端子7Dが付されている。これらの入出力端子7A, 7Dは、外導体などと同様に銀などからなる膜であり、側面にまで延出しており、外導体3とは離隔している。

【0019】1Rは特定帯域阻止のための $1/2$ 波長同軸型誘電体共振器である。該共振器1Rは、上記貫通孔2Rの内面に円筒状の内導体4Rを形成し、該内導体と上記共通外導体3との間に誘電体を介在させてなるものである。誘電体ブロック5の短絡端面において、内導体4Rと外導体3とが短絡されている。誘電体ブロック5の開放端面には、内導体4Rと外導体3とを接続するためのパターン状接続導体8が付されている。

【0020】1Oは電気的シールドのための導電性ケースである。該導電性シールドケース1Oは、共振器1A~1D, 1Rの共通外導体3に接触して配置された主体部1Oaと該主体部に付され誘電体ブロック5の開放端面と適宜の距離隔てられて位置するフラップ部1Obとからなる。

【0021】図4は、本実施形態の誘電体フィルタの特性の説明図である。

【0022】図4において、Aは本実施形態のフィルタの特性を示す。通過周波数帯域W<sub>1</sub>の近くにおける減衰は良好であり、且つ略2倍の周波数帯域W<sub>2</sub>において共振のピークPは存在せず減衰極Tが存在する。

【0023】なお、図4には、比較のために、 $1/2$ 波長同軸型誘電体共振器1Rを形成しないことを除いて上記本発明実施形態と同様にして作製した誘電体フィルタの特性Bも示されている。この特性Bは上記図9における特性Xと同等である。この特性Bにおいては、略2倍の周波数帯域W<sub>2</sub>において共振のピークPが存在する。

【0024】即ち、本実施形態においては、 $1/2$ 波長同軸型誘電体共振器1Rを付設したことにより、2倍高

調波のピークは周波数帯域 $W_2$  から外れた帯域へと移行し、且つ周波数帯域 $W_2$  には減衰極Tが形成される。これは、 $1/2$  波長同軸型誘電体共振器1Rの基本モードが $1/2$  波長共振であるため、周波数帯域 $W_2$  付近に共振点が存在し、したがって、 $1/2$  波長同軸型誘電体共振器1Rを $1/4$  波長同軸型誘電体共振器1A～1Dと容量のあるいは誘導的に結合させることで、フィルタ特性において周波数帯域 $W_2$  付近に減衰極（トラップ）が生じ、2倍高調波のピークは周波数帯域 $W_2$  の低域側へと移行する。

【0025】図4の例においては、周波数帯域 $W_2$  でのスプリアス特性が20dB以上向上している。

【0026】尚、 $1/4$  波長同軸型誘電体共振器1Dと $1/2$  波長同軸型誘電体共振器1Rとの距離を変化させたり、貫通孔2Rの断面形状を変化させたりすることで、減衰極Tの深さを調節することができる。また、パターン状接続導体8の幅や形状を変化させることにより、減衰極の位置を調節することができる。例えば、接続導体8の幅を細くすると、開放端面から放射される電磁波が多くなり、実効的に波長が長くなり、トラップは低域側へと移行する。逆に、接続導体8の幅を太くすると、トラップは高域側へと移行する。この様な形状および寸法の調整を適宜行うことにより、所望の周波数及びその近傍でのスプリアス特性を改善することができる。

【0027】図5は、上記本発明実施形態における $1/2$  波長同軸型誘電体共振器1Rの変形例を示す概略図である。(a)～(d)では、パターン状接続導体8と外導体3との接続位置やパターンの形状及び寸法を変化させている。(e)では、2つの貫通孔2R, 2R'を設けており、各貫通孔に関し接続導体8, 8'が形成されている。(f)では、貫通孔2Rの断面形状を円形ではなく長円形にしている。

【0028】図6は、本発明による誘電体フィルタの他の実施形態を示す部分概略図である。本図において、上記図1～図5におけると同様の機能を有する部分には同一の符号が付されている。本実施形態では、出力端子7Dのパターンを延長させて、 $1/4$  波長同軸型誘電体共振器1Dの結合導体6Dと $1/2$  波長同軸型誘電体共振器1Rとの間に介在させている。これにより、 $1/2$  波長同軸型誘電体共振器1Rを出力端子7Dと結合させている。

【0029】図7は、本発明による誘電体フィルタの更に他の実施形態を示す部分概略図である。本図において、上記図1～図6におけると同様の機能を有する部分には同一の符号が付されている。本実施形態では、出力側の $1/4$  波長同軸型誘電体共振器1Dに隣接して第1の $1/2$  波長同軸型誘電体共振器1Rを形成するとともに、入力側の $1/4$  波長同軸型誘電体共振器1Aに隣接して同様な第2の $1/2$  波長同軸型誘電体共振器1R”を形成している。第2の $1/2$  波長同軸型誘電体共振器

1R”において、2R”, 4R”および8”は、それぞれ2R, 4Rおよび8と同様な貫通孔、内導体および接続導体を示す。

【0030】図8は、本発明による誘電体フィルタの別の実施形態を示す部分概略図である。(a)および(b)は、それぞれ部分平面図及び部分底面図を示す。本図において、上記図1～図7におけると同様の機能を有する部分には同一の符号が付されている。本実施形態では、誘電体ブロック5の短絡端面側において、 $1/2$

10 波長同軸型誘電体共振器1Rの内導体4Rは外導体3及び短絡導体3’とは非接続とされており、更に、誘電体ブロック5の開放端面側においても、 $1/2$  波長同軸型誘電体共振器1Rの内導体4Rは外導体3とは非接続とされている。即ち、本実施形態は、上記図1～7に記載された実施形態が両端短絡型の $1/2$  波長同軸型誘電体共振器を用いているのに対し、両端開放型の $1/2$  波長同軸型誘電体共振器を用いている。

【0031】

【発明の効果】以上詳述した様に、本発明の誘電体フィルタによれば、1つの誘電体ブロックに形成された $1/4$  波長同軸型誘電体共振器の配列の両端の $1/4$  波長同軸型誘電体共振器の少なくとも一方に隣接して、共通の誘電体ブロックを用いて $1/2$  波長同軸型誘電体共振器を形成したことにより、通過周波数帯域の2倍の周波数帯域に減衰極が形成され、この通過周波数帯域の2倍の周波数帯域から外れた位置に2倍高調波のピークを移行させることができ、かくして通過周波数帯域の近くでの減衰を良好に維持しつつ、スプリアス特性を改善することができる。

30 【図面の簡単な説明】

【図1】本発明による誘電体フィルタの一実施形態を示す分解斜視図である。

【図2】図1の誘電体フィルタの組立状態での断面図である。

【図3】図1の誘電体フィルタの組立状態での正面図である。

【図4】図1の誘電体フィルタの特性の説明図である。

【図5】図1の誘電体フィルタのにおける $1/2$  波長同軸型誘電体共振器の変形例を示す概略図である。

40 【図6】本発明による誘電体フィルタの他の実施形態を示す部分概略図である。

【図7】本発明による誘電体フィルタの更に他の実施形態を示す部分概略図である。

【図8】本発明による誘電体フィルタの別の実施形態を示す部分概略図である。

【図9】従来の誘電体フィルタの特性の説明図である。

【符号の説明】

1A, 1B, 1C, 1D       $1/4$  波長同軸型誘電体共振器

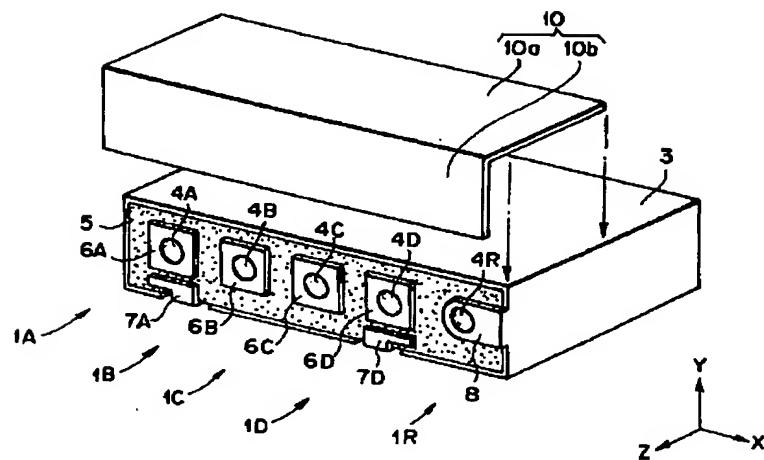
50      1R, 1R"       $1/2$  波長同軸型誘電体共振器

7

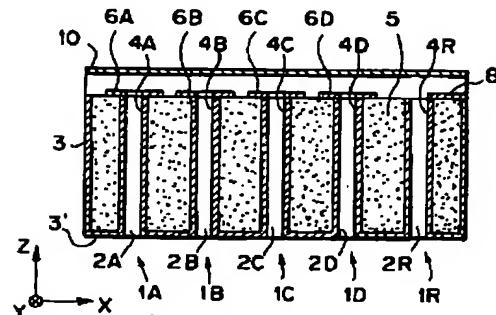
8

2 A, 2 B, 2 C, 2 D, 2 R, 2 R', 2 R''	貫通孔	5 誘電体ブロック
3 外導体		6 A, 6 B, 6 C, 6 D 結合導体
3' 短絡導体		7 A 入力端子
4 A, 4 B, 4 C, 4 D, 4 R, 4 R', 4 R''	内導体	7 D 出力端子
		8, 8', 8'' 接続導体
		10 導電性シールドケース

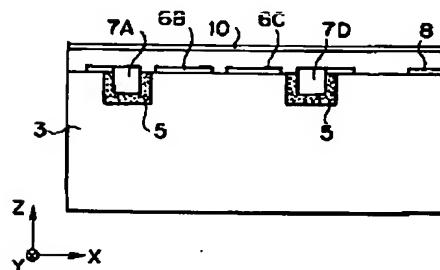
【図1】



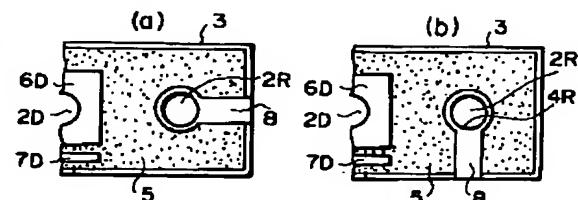
【図2】



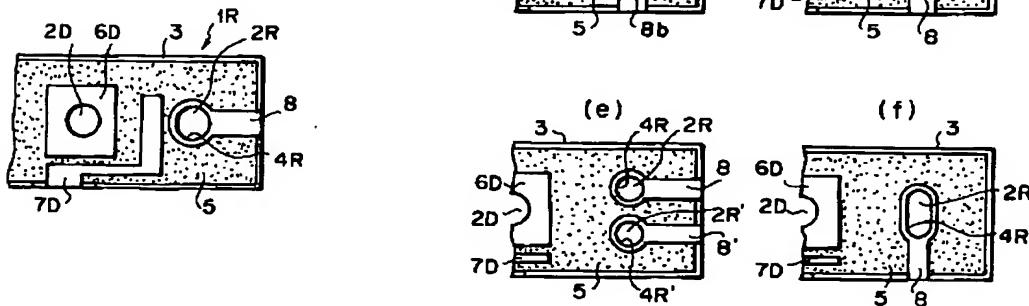
【図3】



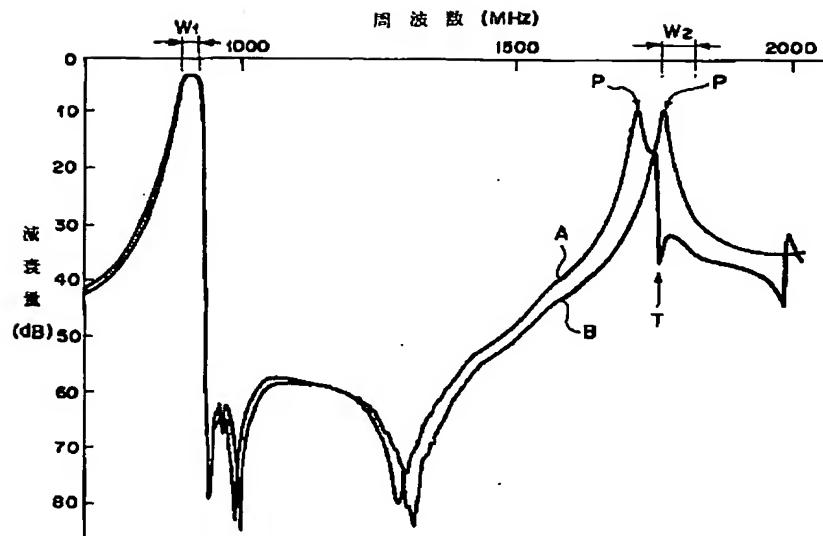
【図5】



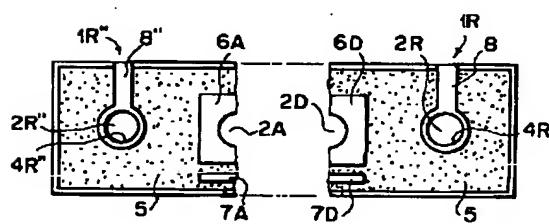
【図6】



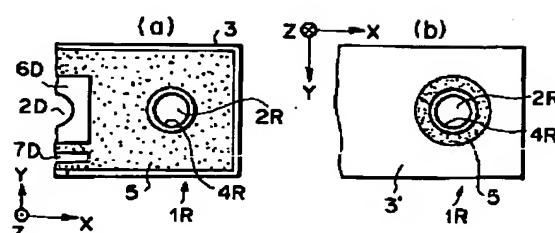
【図4】



【図7】



【図8】



【図9】

